

Patent Abstracts of Japan

PUBLICATION NUMBER : 11040999
PUBLICATION DATE : 12-02-99

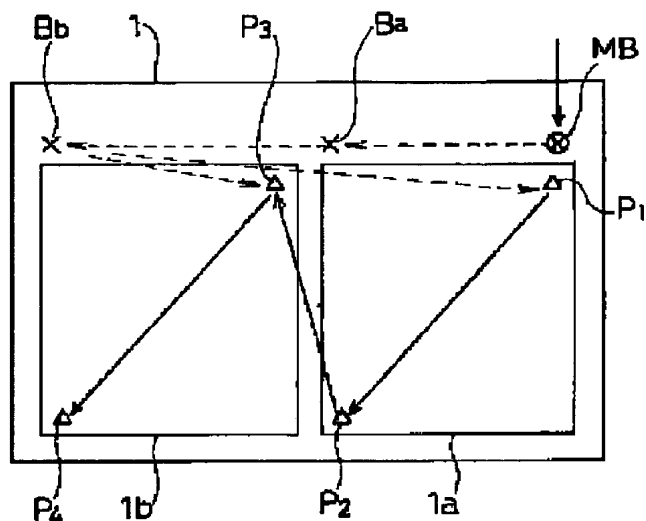
APPLICATION DATE : 18-07-97
APPLICATION NUMBER : 09193460

APPLICANT : MATSUSHITA ELECTRIC IND CO LTD;

INVENTOR : IMAFUKU SHIGEKI;

INT.CL. : H05K 13/04 H05K 13/00

TITLE : ELECTRONIC COMPONENT
MOUNTING METHOD ON MULTIPLY
FORMED BOARDS



ABSTRACT : PROBLEM TO BE SOLVED: To provide an electronic component mounting method by which a defective circuit pattern is identified, when plural circuit patterns formed on multiply formed boards have a defect, so as to avoid mounting component onto the defective circuit pattern.

SOLUTION: In the check process before a multiply formed pattern 1 is supplied to an electronic component mounting device, when any defect is found out in the circuit patterns, a bad mark Ba or Bb is marked on a board, and a master bad mark MB denoting the presence of the defective circuit pattern is marked on the board. The electronic component mounting device, receiving the multiply formed board 1 mounts component on the entire circuit pattern when no master bad mark MB, is marked and identifies a defective circuit pattern based on the detection of the bad mark Ba or Bb, when the master bad mark MB is in existence for mounting component on the circuit patterns, except the defective circuit pattern.

COPYRIGHT: (C)1999,JPO

This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-40999

(43) 公開日 平成11年(1999) 2月12日

(51) Int.Cl.⁶

識別記号

F I

H 0 5 K 13/04

H 0 5 K 13/04

Z

13/00

13/00

B

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号 特願平9-193460

(22) 出願日 平成9年(1997) 7月18日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 山本 裕樹

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 今福 茂樹

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

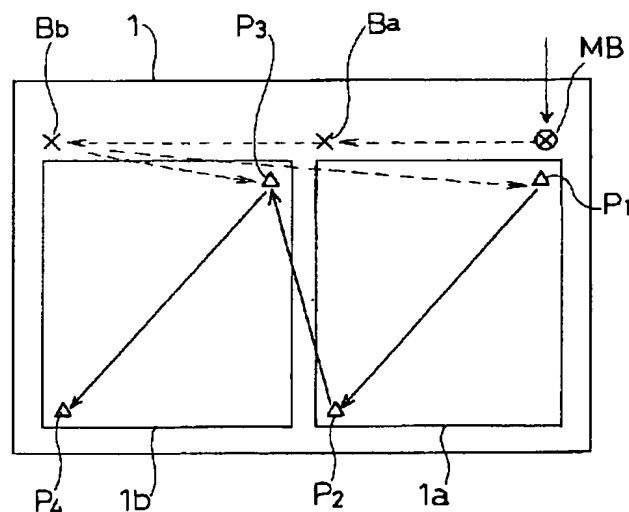
(74) 代理人 弁理士 石原 勝

(54) 【発明の名称】 多面取り基板に対する電子部品実装方法

(57) 【要約】

【課題】 多面取り基板上に形成された複数の回路パターンに不良があるとき、不良回路パターンを識別して、その不良回路パターンへの部品実装を実行しないようにする電子部品実装方法を提供する。

【解決手段】 電子部品実装機に搬入する以前の検査工程において回路パターンに不良が検出されたときバッドマークB_aまたはB_bをマーキングすると共に、不良回路パターンが存在することを示すマスターバッドマークMBをマーキングする。この多面取り基板1が搬入された電子部品実装機はマスターバッドマークMBがないときは全回路パターンに部品実装を実行し、マスターバッドマークMBがあるときはバッドマークB_a、B_bの検出から不良回路パターンを識別して、不良回路パターンを除く回路パターンに部品実装を実行する。



1…多面取り基板
1a、1b…回路パターン
MB…マスターバッドマーク
Ba、Bb…バッドマーク

【特許請求の範囲】

【請求項1】 電子部品実装機により部品実装を行う回路基板が、1枚の基板上にそれぞれ独立した複数の回路パターンを形成した多面取り基板であって、これを前記電子部品実装機に搬入する以前の回路パターン検査工程において、不良の回路パターンが検出されたときには不良を示すバッドマークをマーキングし、この多面取り基板が搬入された電子部品実装機において、前記バッドマークを検出するバッドマーク検出動作を実行し、バッドマークのある回路パターンへの部品実装動作を実行しないように制御する多面取り基板に対する電子部品実装方法において、

前記回路パターン検査工程において、不良検出された回路パターンがあったとき、その回路パターン近傍の所定位置に不良回路パターンであることを示すバッドマークをマーキングすると共に、多面取り基板の所定位置に複数の回路パターンの中に不良回路パターンが存在することを示すマスターバッドマークをマーキングし、前記電子部品実装機において、前記マスターバッドマークの検出動作を実行してマスターバッドマークが検出されたときには、前記バッドマーク検出動作を実行してバッドマークが検出された回路パターンを除く他の回路パターンへの部品実装動作を実行し、マスターバッドマークが検出されなかったときにはバッドマーク検出動作を中止して各回路パターンへの部品実装動作を実行することを特徴とする多面取り基板に対する電子部品実装方法。

【請求項2】 電子部品実装機により部品実装を行う回路基板が、1枚の基板上にそれぞれ独立した複数の回路パターンを形成した多面取り基板であって、これを前記電子部品実装機に搬入する以前の回路パターン検査工程において、不良の回路パターンが検出されたときには不良を示すバッドマークをマーキングし、この多面取り基板が搬入された電子部品実装機において、前記バッドマークを検出するバッドマーク検出動作を実行し、バッドマークのある回路パターンへの部品実装動作を実行しないように制御する多面取り基板に対する電子部品実装方法において、

前記回路パターン検査工程において、不良検出された回路パターンがあったとき、多面取り基板の所定位置に不良検出された回路パターンを識別するような不良回路パターン識別バッドマークを各回路パターン毎に隣り合うようにマーキングし、

前記電子部品実装機において、前記不良回路パターン識別バッドマーク検出動作を実行して不良回路パターン識別バッドマークが検出されたとき、不良回路パターン識別バッドマークから識別された回路パターンを除く他の回路パターンへの部品実装動作を実行し、不良回路パターン識別バッドマークが検出されなかったときには各回路パターンへの部品実装動作を実行することを特徴とす

る多面取り基板に対する電子部品実装方法。

【請求項3】 電子部品実装機により部品実装を行う回路基板が、1枚の基板上にそれぞれ独立した複数の回路パターンを形成した多面取り基板であって、これを前記電子部品実装機に搬入する以前の回路パターン検査工程において、不良の回路パターンが検出されたときには不良を示すバッドマークをマーキングし、この多面取り基板が搬入された電子部品実装機において、前記バッドマークを検出するバッドマーク検出動作を実行し、バッドマークのある回路パターンへの部品実装動作を実行しないように制御する多面取り基板に対する電子部品実装方法において、

前記回路パターン検査工程において、不良検出された回路パターンがあったとき、多面取り基板の所定位置に不良判定された回路パターンを識別できるような不良回路パターン識別バッドマークを回路パターン毎に隣り合う位置にマーキングすると共に、この不良回路パターン識別バッドマークに隣り合う位置に複数の回路パターンの中に不良回路パターンが存在することを示すマスターバッドマークをマーキングし、

前記電子部品実装機において、前記マスターバッドマークの検出動作を実行してマスターバッドマークが検出されたときには、前記不良回路パターン識別バッドマークの検出動作を実行して不良回路パターン識別バッドマークから識別された回路パターンを除く他の回路パターンへの部品実装動作を実行し、マスターバッドマークが検出されなかったときには、不良回路パターン識別バッドマークの検出動作を中止して部品実装動作を実行することを特徴とする多面取り基板に対する電子部品実装方法。

【請求項4】 不良回路パターン識別バッドマークが、各回路パターン個別の識別マークである請求項2または3記載の多面取り基板に対する電子部品実装方法。

【請求項5】 不良回路パターン識別バッドマークが、不良回路パターン識別バッドマーク検出動作の動作経路上に隣り合って設定された各回路パターン別のマーキング位置にマーキングされるバッドマークである請求項2または3記載の多面取り基板に対する電子部品実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子部品実装機により電子部品を回路基板に装着する電子部品実装方法に係り、特に1基板上に複数の回路パターンを形成した多面取り基板に対する電子部品実装方法に関するものである。

【0002】

【従来の技術】個々に回路基板として完成される回路パターンを1枚の基板上に複数に展開した多面取り基板を電子部品実装機に搬入して、複数の回路パターンに対し

て一括して部品実装を実行することにより効率的な回路基板生産を行うことができる。

【0003】前記多面取り基板は、電子部品実装機に搬入する以前の工程において個々の回路パターンについて検査が実施され、不良が検出された回路パターンに対しては所定位置にバッドマークがマーキングされる。この多面取り基板が搬入された電子部品実装機は、部品実装の動作を開始する前に前記バッドマークの検出動作を行って、バッドマークを検出すると、バッドマークのある回路パターンに対しての部品実装を実行しないように制御される。

【0004】図5は、電子部品実装機の要部構成を示すもので、X軸駆動部11とY軸駆動部12によりX-Y平面上を自在移動するXYテーブル13上の所定位置に基板4が保持され、前記XYテーブル13の上方に配置された装着ヘッド14が装備する複数の吸着ノズル15から電子部品が基板4の所定位置に装着できるように構成されている。また、XYテーブル13の上方に配置されたカメラ16は、電子部品装着位置補正のために基板4上に記されたパターンマークを認識すると共に、前記バッドマークの検出を行って、コントローラ17に入力する。コントローラ17はメモリ18に記憶された実装対象基板の部品実装データに基づき電子部品実装機の動作を制御する。

【0005】前記基板4は、多面取り基板として構成されており、図6に多面取り基板の構成例を示すように、基板4上に第1回路パターン4a及び第2回路パターン4bの2面の回路パターンが形成されている。第1、第2の各回路パターン4a、4bそれぞれの所定位置には部品実装の位置決め基準となるパターンマーク $P_1 \sim P_4$ が記されており、また、第1、第2の各回路パターン4a、4bそれぞれの所定位置にバッドマーク B_1 、 B_2 のマーキング位置が設定されており、電子部品実装機に搬入される以前の回路パターンの検査工程において不良が検出されたときには、このマーキング位置にバッドマーク B_1 、 B_2 が図示するようにマーキングされる。

【0006】上記のように構成された基板4が電子部品実装機に搬入され、XYテーブル13上に搬入されると、メモリ18に設定された動作手順に従って動作が開始され、X軸駆動部11及びY軸駆動部12によりXYテーブル13を移動させて、基板4の第1回路パターン4aのバッドマーク B_1 のマーキング位置をカメラ16の直下に移動させる。カメラ16の直下に基板4の各マーク位置を移動させる手順は、図6に示す矢印の順で、図6の場合は、各バッドマーク B_1 、 B_2 のマーキング位置にバッドマーク B_1 、 B_2 がない状態の場合で、いずれかのマーキング位置にバッドマーク B_1 または B_2 が検出された場合には、その検出結果はメモリ18に記憶されると共に、バッドマーク B_1 または B_2 が検出された第1回路パターン4aまたは第2回路パターン4b

に対するパターンマーク P_1 、 P_2 または P_3 、 P_4 の検出動作は行わず、部品実装の動作も実行されない。

【0007】

【発明が解決しようとする課題】上記バッドマークの検出動作において、バッドマークの検出のために基板を各回路パターンのマーキング位置に移動させる動作が必要となるため移動距離が大きく、その必要時間の累積は電子部品実装の生産性を低下させている問題点があった。

【0008】本発明の目的とするところは、バッドマーク検出を効率的に行う多面取り基板に対する部品実装方法を提供することにある。

【0009】

【課題を解決するための手段】上記目的を達成するための本願の第1発明は、電子部品実装機により部品実装を行う回路基板が、1枚の基板上にそれぞれ独立した複数の回路パターンを形成した多面取り基板であって、これを前記電子部品実装機に搬入する以前の回路パターン検査工程において、不良の回路パターンが検出されたときには不良を示すバッドマークをマーキングし、この多面取り基板が搬入された電子部品実装機において、前記バッドマークを検出するバッドマーク検出動作を実行し、バッドマークのある回路パターンへの部品実装動作を実行しないように制御する多面取り基板に対する電子部品実装方法において、前記回路パターン検査工程において、不良検出された回路パターンがあったとき、その回路パターン近傍の所定位置に不良回路パターンであることを示すバッドマークをマーキングすると共に、多面取り基板の所定位置に複数の回路パターンの中に不良回路パターンが存在することを示すマスターバッドマークをマーキングし、前記電子部品実装機において、前記マスターバッドマークの検出動作を実行してマスターバッドマークが検出されたときには、前記バッドマーク検出動作を実行してバッドマークが検出された回路パターンを除く他の回路パターンへの部品実装動作を実行し、マスターバッドマークが検出されなかったときにはバッドマーク検出動作を中止して各回路パターンへの部品実装動作を実行することを特徴とする。

【0010】上記第1発明に係る電子部品実装方法によれば、回路パターン検査工程において不良が検出されたときには、バッドマークと共にマスターバッドマークが所定位置にマーキングされるので、電子部品実装機では、前記マスターバッドマークを検出したときのみバッドマークの検出動作を実行すればよく、マスターバッドマークが検出されなかったときにはバッドマークの検出動作は省略できる。従って、1基板毎にバッドマークを検出するために要する無駄時間は削減され、部品実装の生産性を向上させることができる。

【0011】また、本願の第2発明は、電子部品実装機により部品実装を行う回路基板が、1枚の基板上にそれぞれ独立した複数の回路パターンを形成した多面取り基

板であって、これを前記電子部品実装機に搬入する以前の回路パターン検査工程において、不良の回路パターンが検出されたときには不良を示すバッドマークをマーキングし、この多面取り基板が搬入された電子部品実装機において、前記バッドマークを検出するバッドマーク検出動作を実行し、バッドマークのある回路パターンへの部品実装動作を実行しないように制御する多面取り基板に対する電子部品実装方法において、前記回路パターン検査工程において、不良検出された回路パターンがあったとき、多面取り基板の所定位置に不良検出された回路パターンを識別するような不良回路パターン識別バッドマークを各回路パターン毎に隣り合うようにマーキングし、前記電子部品実装機において、前記不良回路パターン識別バッドマーク検出動作を実行して不良回路パターン識別バッドマークが検出されたとき、不良回路パターン識別バッドマークから識別された回路パターンを除く他の回路パターンへの部品実装動作を実行し、不良回路パターン識別バッドマークが検出されなかったときには各回路パターンへの部品実装動作を実行することを特徴とする。

【0012】上記第2発明に係る電子部品実装方法によれば、回路パターン検査工程において不良が検出されたときには、多面取り基板の所定位置に不良判定された回路パターンを識別できるような不良回路パターン識別バッドマークがマーキングされるので、電子部品実装機では不良回路パターン識別バッドマークが検出されたとき、この不良回路パターン識別バッドマークから識別できる回路パターンを除く他の回路パターンに対して部品実装の動作を実行すればよく、不良回路パターン識別バッドマークが検出されなかったときには全回路パターンに対して部品実装を実行する。また、各回路パターン毎の不良回路パターン識別バッドマークは、隣り合う位置にマーキングされるので、これを検出するための移動距離は小さくなる。従って、1基板毎にバッドマークを認識するために要する無駄時間は削減され部品実装の生産性を向上させることができる。

【0013】更に、本願の第3発明は、電子部品実装機により部品実装を行う回路基板が、1枚の基板上にそれぞれ独立した複数の回路パターンを形成した多面取り基板であって、これを前記電子部品実装機に搬入する以前の回路パターン検査工程において、不良の回路パターンが検出されたときには不良を示すバッドマークをマーキングし、この多面取り基板が搬入された電子部品実装機において、前記バッドマークを検出するバッドマーク検出動作を実行し、バッドマークのある回路パターンへの部品実装動作を実行しないように制御する多面取り基板に対する電子部品実装方法において、前記回路パターン検査工程において、不良検出された回路パターンがあったとき、多面取り基板の所定位置に不良判定された回路パターンを識別するような不良回路パターン識別バッド

マークを回路パターン毎に隣り合う位置にマーキングすると共に、この不良回路パターン識別バッドマークに隣り合う位置に複数の回路パターンの中に不良回路パターンが存在することを示すマスターバッドマークをマーキングし、前記電子部品実装機において、前記マスターバッドマークの検出動作を実行してマスターバッドマークが検出されたときには、前記不良回路パターン識別バッドマークの検出動作を実行して不良回路パターン識別バッドマークから識別された回路パターンを除く他の回路パターンへの部品実装動作を実行し、マスターバッドマークが検出されなかったときには、不良回路パターン識別バッドマークの検出動作を中止して部品実装動作を実行することを特徴とする。

【0014】上記第3発明に係る電子部品実装方法によれば、回路パターン検査工程において不良が検出されたときには、マスターバッドマークがマーキングされると共に、不良回路パターン識別バッドマークがマーキングされるので、電子部品実装機では、前記マスターバッドマークが検出されたときに不良回路パターン識別バッドマークの検出動作を行って、この不良回路パターン識別バッドマークから識別できる回路パターンを除く他の回路パターンに対して部品実装の動作を実行すればよく、マスターバッドマークが検出されなかったときには不良回路パターン識別バッドマークの検出動作は省略できる。また、マスターバッドマーク及び各不良回路パターン識別バッドマークは互いに隣り合う位置にマーキングされるので、これらを検出するための移動距離は小さくなる。従って、1基板毎にバッドマークを認識するために要する無駄時間は大幅に削減され部品実装の生産性を向上させることができる。

【0015】上記第2及び第3発明に係る電子部品実装方法において、不良回路パターン識別バッドマークは、各回路パターン個別の識別マークとしてマーキングすることにより、前記識別マークから不良の回路パターンが識別でき、部品実装を実行しない回路パターンの判断を迅速に行うことができる。

【0016】また、不良回路パターン識別バッドマークは、不良回路パターン識別バッドマーク検出動作の移動経路上に隣り合って設定された各回路パターン別のマーキング位置にマーキングされるバッドマークとすることにより、バッドマークがマーキングされた位置から不良の回路パターンが識別でき、更に、これらのバッドマークのマーキング位置を隣り合うように設定しておくことによってバッドマークを検出するための移動動作が少なくなり、部品実装を実行しない回路パターンの判断を迅速に行うことができる。

【0017】

【発明の実施の形態】以下、添付図面を参照して本発明の一実施形態について説明し、本発明の理解に供する。尚、従来構成と共通する要素には同一の符号を付し、そ

の説明は省略する。

【0018】図1は、本発明の第1の実施形態に係る多面取り基板1の各マーク配置とマーク検出手順とを示すもので、多面取り基板1上に形成された第1、第2の各回路パターン1a、1bそれぞれの所定位置には、部品実装の位置決め基準とするパターンマークが、第1の回路パターン1aにはパターンマークP₁、P₂、第2の回路パターン1bにはパターンマークP₃、P₄として設けられている。また、電子部品実装機に搬入される以前の回路パターン検査工程において不良が検出されたときには、不良検出された第1の回路パターン1aまたは第2の回路パターン1bの所定のマーキング位置にバッドマークB_aまたはB_bがマーキングされる。更に、マーキング位置にバッドマークB_aまたはB_bがマーキングされたときには、多面取り基板1の所定位置にマスターバッドマークMBがマーキングされる。

【0019】上記構成になる多面取り基板1に対して、先に図5に示した電子部品実装機が行う部品実装の動作手順について、図2のフローチャートを参照して説明する。

【0020】尚、同図に示すS1、S2…は、動作手順を示すステップ番号であって、本文に添記する番号と一致する。

【0021】電子部品実装機のXYテーブル13上に多面取り基板1が搬入されると、X軸駆動部11及びY軸駆動部12を駆動して、XYテーブル13上に保持された多面取り基板1のマスターバッドマークMBのマーキング位置がカメラ16の直下に位置するようにXYテーブル13を移動させるマスターバッドマーク検出動作が実行される(S1)。カメラ16によるマスターバッドマークMBの検出動作により(S2)、マスターバッドマークMBが検出されたときには、コントローラ17はXYテーブル13の移動により、図1に破線で示すように、第1の回路パターン1aのバッドマークB_aのマーキング位置をカメラ16の直下に移動させ、カメラ16によるバッドマークB_aの検出動作の結果をメモリ18に記憶させる(S3)。続いて、第2の回路パターン1bのバッドマークB_bのマーキング位置をカメラ16の直下に移動させ、カメラ16によるバッドマークB_bの検出動作の結果をメモリ18に記憶させる(S4)。

【0022】前記ステップS2の検出動作においてマスターバッドマークMBが検出されなかったときには、コントローラ17はメモリ18に第1、第2の各回路パターン1a、1bにバッドマークB_a、B_b無しと記憶させ(S5)、上記バッドマーク検出の動作は省略する。従って、各バッドマークB_a、B_bを検出するためのXYテーブル13の移動動作、カメラ16及びコントローラ17によるバッドマーク検出処理動作は、マスターバッドマークMBが検出されたときにのみ実行すればよく、部品実装を開始するまでの無駄時間が削減される。

【0023】以下、ステップS6～ステップS13の部品装着動作は、上記マスターバッドマークMBまたはバッドマークB_a、B_bの検出動作の結果を記憶したメモリ18の記憶データに基づくコントローラ17の制御により実行される。

【0024】まず、第1の回路パターン1aにバッドマークB_aがないときは(S6)、図1に実線で示すように、XYテーブル13を移動させて第1の回路パターン1aのパターンマークP₁、P₂の位置をカメラ16の直下に順次移動させ、カメラ16のパターンマークP₁、P₂位置の認識から第1の回路パターン1aの部品装着位置を補正する(S7)。

【0025】第1の回路パターン1aにバッドマークB_aがあり、第2の回路パターン1bにバッドマークB_bがないときは(S8)、第2の回路パターン1bのパターンマークP₃、P₄の位置をカメラ16の直下に順次移動させ、カメラ16のパターンマークP₃、P₄位置の認識から第2の回路パターン1bの部品装着位置を補正する(S9)。第2回路パターン1bにバッドマークB_bがあるときは、ステップS9の第2の回路パターン1bのパターンマークP₃、P₄の認識動作は中止される。

【0026】第1の回路パターン1aにバッドマークB_aがないときは(S10)、前記パターンマークP₁、P₂位置の認識からの部品装着位置の補正データに基づいて第1の回路パターン1aに対する部品実装が実行される(S11)。同様に、第1の回路パターン1aにバッドマークB_aがあり、第2の回路パターン1bにバッドマークB_bがないときは(S12)、パターンマークP₃、P₄位置の認識からの部品装着位置を補正データに基づいて第2の回路パターン1bに対する部品実装が実行される(S13)。第2回路パターン1bにバッドマークB_bがあるときは、第2回路パターン1bに対する部品実装は中止される。

【0027】以上の動作手順により、電子部品実装機による1枚の多面取り基板1に対する電子部品実装が終了するので、XYテーブル13上から多面取り基板1を搬出し、次の多面取り基板1の搬入を受入れ、同様の動作手順を繰り返す。上記動作手順では、マスターバッドマークMBが検出されなかったときにはバッドマーク検出動作を省略できるので、1枚の多面取り基板1に対する処理動作時間が短縮され、生産性を向上させることができる。

【0028】次に、本発明の第2の実施形態について説明する。図3は、第2の実施形態に係る多面取り基板2の各マーク配置とマーク検出手順とを示すものである。尚、先の実施形態の構成と共通する要素には同一の符号を付し、その説明は省略する。

【0029】図3において、多面取り基板2上に形成された第1、第2の各回路パターン2a、2bそれぞれの

所定位置には、部品実装の位置決め基準とするパターンマークが、第1の回路パターン2aにはパターンマーク P_1 、 P_2 、第2の回路パターン2bにはパターンマーク P_3 、 P_4 として設けられている。また、電子部品実装機に搬入される以前の回路パターン検査工程において不良が検出されたときには、図示するように不良検出された第1の回路パターン2aまたは第2の回路パターン2bそれぞれが隣り合って設定された所定のマーキング位置にバッドマーク（不良回路パターン識別バッドマーク） B_a または B_b がマーキングされる。

【0030】上記構成になる多面取り基板2に対応する電子部品実装機の動作について以下に説明する。

【0031】電子部品実装機のXYテーブル13上に多面取り基板2が搬入されると、X軸駆動部11及びY軸駆動部12を駆動して、まず、XYテーブル13上に保持された多面取り基板1の第1の回路パターン2aに該当するバッドマーク B_a のマーキング位置がカメラ16の直下に位置するようにXYテーブル13を移動させ、カメラ16によるバッドマーク検出動作を実行する。次に、第2の回路パターン2bに該当するバッドマーク B_b のマーキング位置をカメラ16の直下に移動させ、同様にバッドマーク検出動作を実行する。

【0032】このバッドマーク検出動作により、バッドマーク B_a 、 B_b のマーキング位置にバッドマーク B_a または B_b がマーキングされていることをカメラ16が認識したときには、コントローラ17は第1の回路パターン2aまたは第2の回路パターン2bは不良であることをメモリ18に記憶させる。バッドマーク B_a 、 B_b のマーキング位置にバッドマーク B_a または B_b がマーキングされていなかったときには、図3に実線で示すように、第1の回路パターン2aのパターンマーク P_1 、 P_2 、第2の回路パターン2bのパターンマーク P_3 、 P_4 の認識動作を実行して、第1、第2の各回路パターン2a、2bの部品実装位置の補正を行い、部品実装の動作を実行する。

【0033】バッドマーク B_a 、 B_b のマーキング位置にバッドマーク B_a または B_b がマーキングされていたときには、コントローラ17はメモリ18の記憶データに基づきバッドマーク B_a または B_b が検出された側の回路パターンへの部品実装を実行しないように制御する。図3に破線で示す例は、第1の回路パターン2aが不良である場合の動作経路で、第1の回路パターン2aに対するパターンマーク P_1 、 P_2 の認識動作は中止して、第2の回路パターン2bのパターンマーク P_3 、 P_4 の認識動作を実行している。

【0034】上記構成では、バッドマーク B_a 、 B_b は多面取り基板2の所定位置に隣り合ってマーキングされているので、バッドマーク検出動作のためにXYテーブル13を移動させる距離は短く、バッドマーク検出動作のための動作時間は短縮される。

【0035】また、バッドマーク B_a 、 B_b は、それぞれマーキング位置による第1、第2の各回路パターン2a、2bの識別でなく、マークの形状等の変化により第1、第2の各回路パターン2a、2bを識別できるようにすることもできる。

【0036】次いで、本発明の第3の実施形態について説明する。図4は第3の実施形態に係る多面取り基板3の各マーク配置とマーク検出手順とを示すものである。尚、先の実施形態の構成と共通する要素には同一の符号を付し、その説明は省略する。

【0037】図4において、多面取り基板3上に形成された第1、第2の各回路パターン3a、3bそれぞれの所定位置には、部品実装の位置決め基準とするパターンマークが、第1の回路パターン3aにはパターンマーク P_1 、 P_2 、第2の回路パターン3bにはパターンマーク P_3 、 P_4 として設けられている。また、電子部品実装機に搬入される以前の回路パターン検査工程において不良が検出されたときには、図示するように不良検出された第1の回路パターン2aまたは第2の回路パターン2bそれぞれに隣り合って設定された所定のマーキング位置にバッドマーク（不良回路パターン識別バッドマーク） B_a または B_b がマーキングされる。更に、バッドマーク B_a または B_b がマーキングされたときには、バッドマーク B_a 、 B_b のマーキング位置と隣り合う所定位置にマスターバッドマークMBがマーキングされる。

【0038】上記構成になる多面取り基板3に対応する電子部品実装機の動作について以下に説明する。

【0039】電子部品実装機のXYテーブル13上に多面取り基板3が搬入されると、X軸駆動部11及びY軸駆動部12を駆動して、まず、XYテーブル13上に保持された多面取り基板3のマスターバッドマークMBのマーキング位置がカメラ16の直下に位置するようにXYテーブル13を移動させ、カメラ16によるマスターバッドマーク検出動作を実行する。

【0040】このマスターバッドマーク検出動作によりマスターバッドマークMBが検出されなかったときには、第1、第2の各回路パターン3a、3bに不良はないので、パターンマーク認識動作に移行し、パターンマーク認識による部品実装位置の補正を行って部品実装の動作を実行する。一方、マスターバッドマークMBが検出されたときには、第1の回路パターン3aまたは第2の回路パターン3bに不良があるので、不良の回路パターンを識別するためにバッドマーク検出動作を実行する。即ち、マスターバッドマークMB位置から第1の回路パターン3aに該当するバッドマーク B_a のマーキング位置がカメラ16の直下に位置するようにXYテーブル13を移動させ、カメラ16によるバッドマーク検出動作を実行する。次に、第2の回路パターン3bに該当するバッドマーク B_b のマーキング位置をカメラ16の直下に移動させ、同様にバッドマーク検出動作を実行す

る。

【0041】このバッドマーク検出動作により、バッドマーク B_a 、 B_b のマーキング位置にバッドマーク B_a 。または B_b がマーキングされていることをカメラ16が認識したときには、コントローラ17は第1の回路パターン3aまたは第2の回路パターン3bは不良であることをメモリ18に記憶させる。コントローラ17はメモリ18の記憶データに基づきバッドマーク B_a 。または B_b が検出された側の回路パターンへの部品実装を実行しないように制御する。

【0042】上記構成では、マスターバッドマークMB及びバッドマーク B_a 、 B_b は多面取り基板2の所定位置に隣り合ってマーキングされているので、マスターバッドマーク検出動作及びバッドマーク検出動作のためにXYテーブル13を移動させる距離は短く、バッドマーク検出動作のための動作時間は短縮される。また、マスターバッドマークMBが検出されなかったときには、バッドマーク B_a 、 B_b の検出動作は省略できるので、各マークのマーキング位置を隣り合う位置に設定したとことと相まって部品実装を開始するまでの無駄時間が大幅に短縮される。

【0043】また、バッドマーク B_a 、 B_b は、それぞれマーキング位置による第1、第2の各回路パターン2a、2bの識別でなく、マークの形状等の変化により第1、第2の各回路パターン2a、2bを識別できるようにすることもできる。

【0044】以上説明した第1～第3の実施形態に係る電子部品実装機においては、XYテーブル13の移動により多面取り基板1～3の所定位置をカメラ16の直下に移動させ、部品実装においても装着ヘッド14の吸着ノズル15の直下に部品装着位置を移動させるように構成されているが、多面取り基板1～3を所定位置に位置決め固定して、カメラまたは装着ヘッドの側を移動させるように構成された電子部品実装機においても同様に実施することができる。

【0045】

【発明の効果】以上の説明の通り本願の第1発明によれば、多面取り基板上に形成された複数の回路パターンに不良の回路パターンがあるときには、バッドマークがマーキングされると共に、所定位置に不良回路パターンの存在を示すマスターバッドマークがマーキングされるので、電子部品実装機において前記マスターバッドマークを検出したときのみ各回路パターン毎のバッドマークの検出動作を実行する。

【0046】従って、マスターバッドマークを検出しなかったときにはバッドマーク検出動作は省略できるので、1基板毎にバッドマークを認識するために要する無駄時間は大幅に削減され部品実装の生産性を向上させることができる。

【0047】また、本願の第2発明によれば、多面取り

基板上の回路パターンに不良の回路パターンがあるときには、多面取り基板の所定位置に不良判定された回路パターンを識別できるような不良回路パターン識別バッドマークが隣り合う所定位置にマーキングされるので、電子部品実装機では不良回路パターン識別バッドマークを検出したとき、この不良回路パターン識別バッドマークから識別できる回路パターンを除く他の回路パターンに対して部品実装の動作を実行すればよく、不良回路パターン存在マークを検出しなかったときにはバッドマーク認識動作は省略でき、また、各不良回路パターン識別バッドマークは隣り合う位置にマーキングされるので、これを検出するための移動距離は小さくなる。従って、1基板毎にバッドマークを認識するために要する無駄時間は削減され部品実装の生産性を向上させることができる。

【0048】更に、本願の第3発明によれば、回路パターン検査工程において複数の回路パターンから不良が検出されたときには多面取り基板の所定位置にマスターバッドマークがマーキングされると共に、不良回路パターン識別バッドマークがマスターバッドマークと隣り合う所定位置にマーキングされるので、電子部品実装機では、前記マスターバッドマークを検出したときに不良回路パターン識別バッドマークの検出動作を行って、この不良回路パターン識別バッドマークから識別できる回路パターンを除く他の回路パターンに対して部品実装の動作を実行すればよく、マスターバッドマークが検出されなかったときにはバッドマーク認識動作は省略でき、また、各マークは隣り合う位置にマーキングされているので、これを検出するための移動距離は小さくなる。従って、1基板毎にバッドマークを検出するために要する無駄時間は大幅に削減され部品実装の生産性を向上させることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る多面取り基板上の検出マーク位置と検出動作経路を示す平面図。

【図2】第1の実施形態に係る電子部品実装機の動作手順を示すフローチャート。

【図3】本発明の第2の実施形態に係る多面取り基板上の検出マーク位置と検出動作経路を示す平面図。

【図4】本発明の第3の実施形態に係る多面取り基板上の検出マーク位置と検出動作経路を示す平面図。

【図5】電子部品実装機の要部構成を示す斜視図。

【図6】従来例に係る多面取り基板上の検出マーク位置と検出動作経路を示す平面図。

【符号の説明】

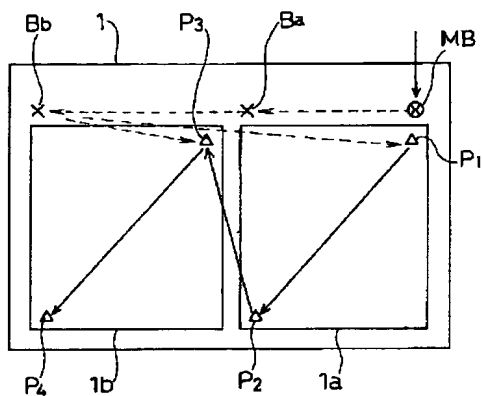
1、2、3 多面取り基板

1a、1b、2a、2b、3a、3b 回路パターン

B_a 、 B_b バッドマーク

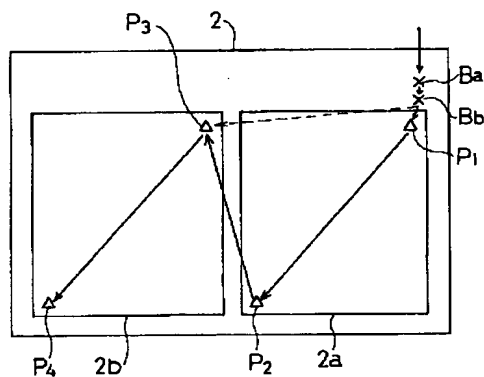
MB マスターバッドマーク

【図1】



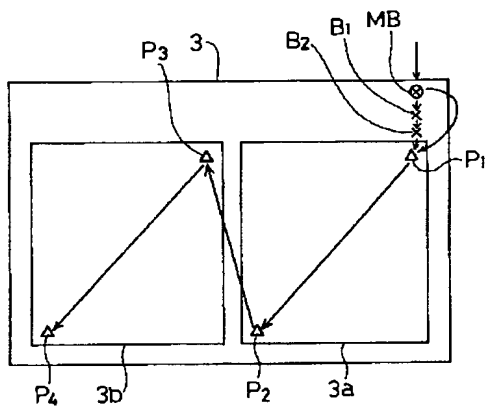
1…多面取り基板
1a、1b…回路パターン
MB…マスターパッドマーク
B1、B2…パッドマーク

【図3】



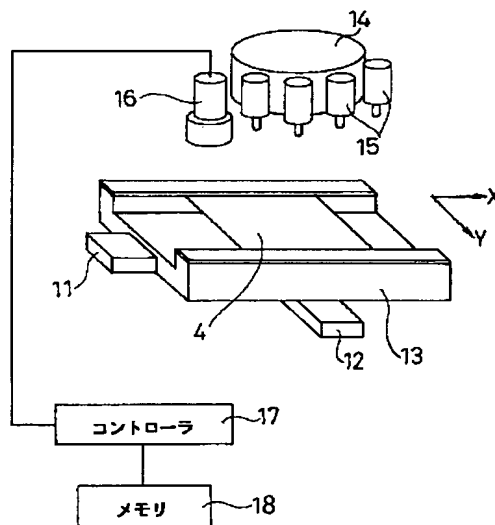
2…多面取り基板
2a、2b…回路パターン

【図4】

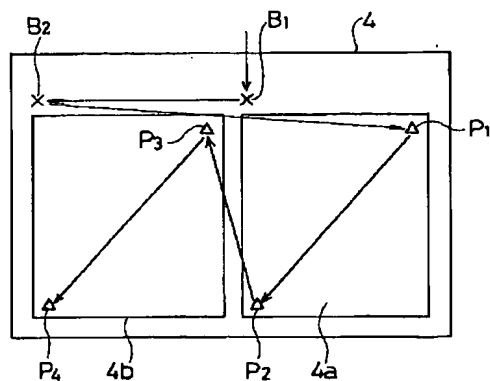


3…多面取り基板
3a、3b…回路パターン

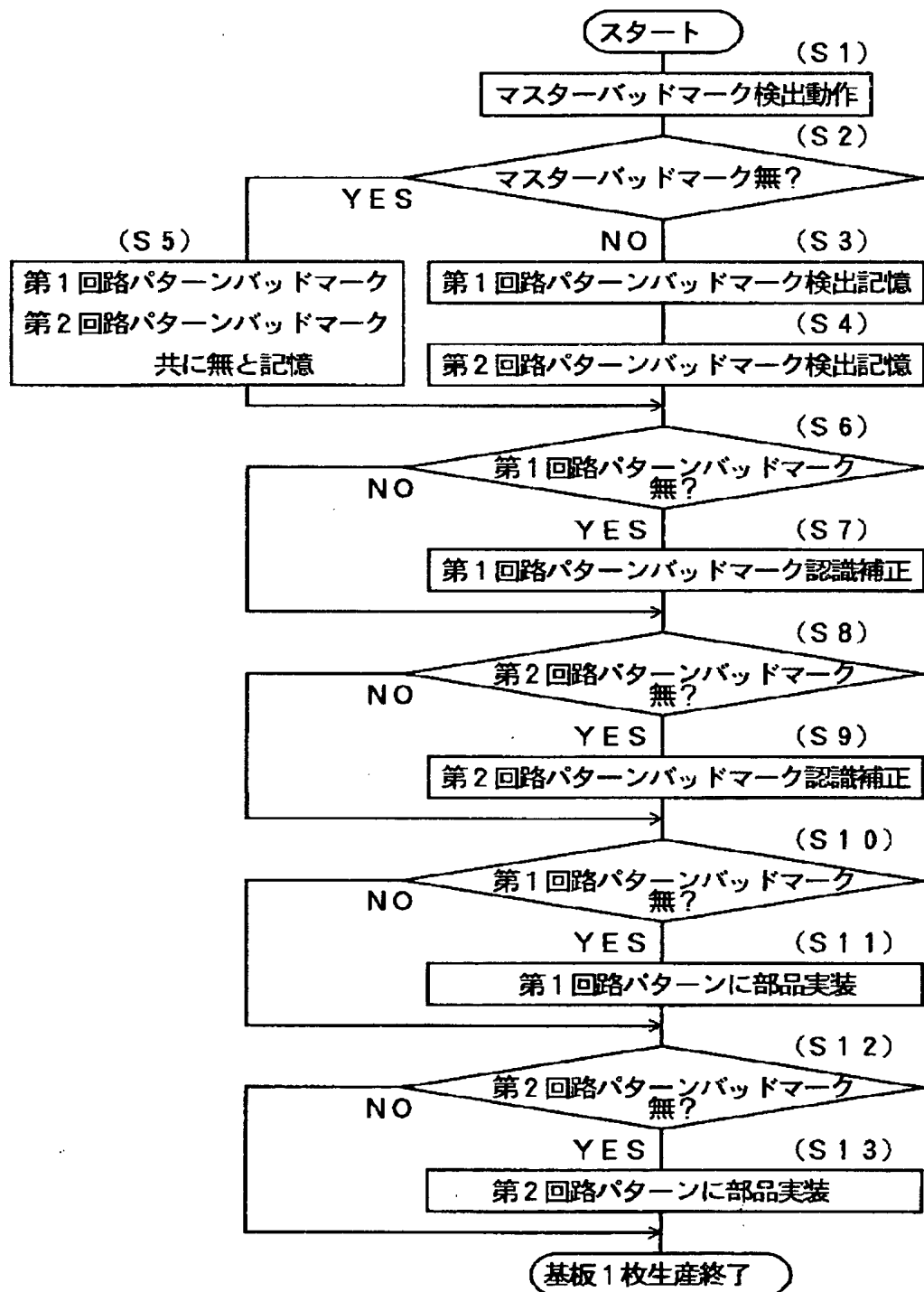
【図5】



【図6】



【図2】



This Page Blank (uspto)